

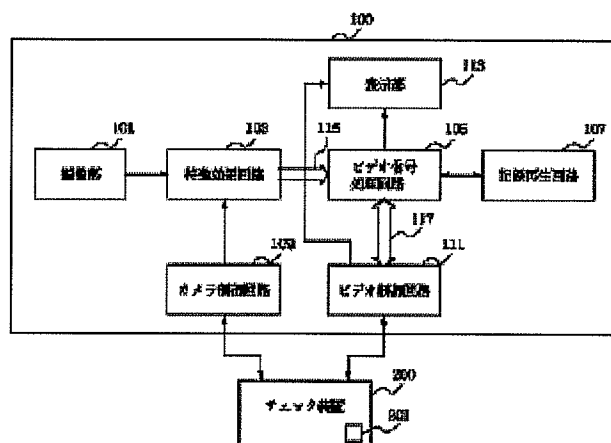
## IMAGE PROCESSOR

**Publication number:** JP2000244788  
**Publication date:** 2000-09-08  
**Inventor:** MORI KURUMI  
**Applicant:** CANON KK  
**Classification:**  
**- international:** **H04N5/225; H04N5/225;** (IPC1-7): H04N5/225  
**- European:**  
**Application number:** JP19990042907 19990222  
**Priority number(s):** JP19990042907 19990222

Report a data error here

### Abstract of JP2000244788

**PROBLEM TO BE SOLVED:** To facilitate connection checking of a bus line by generating a white level image with a prescribed luminance, giving it to a video signal processing circuit via the bus line and comparing an output after the processing with the white picture data with the prescribed luminance. **SOLUTION:** A special effect circuit 103 applies special effects such as wipe and fade to picture data and gives the resulting data to a video signal processing circuit 105 via a bus line 115. In the case of checking connection of the bus line 115, an externally mounted checking device 200 is used. The checking device 200 uses a camera control circuit 109 to allow a special effect circuit 103 to generate a white level picture with a constant luminance of 75%, wipes the picture data from an image pickup section 101 with the white level picture with a constant luminance of 75% and stores the result to a memory of the video signal processing circuit 105. Then the checking device 200 commands a video control circuit 111 to read the stored white level picture to compare the picture with the white level picture with a constant luminance of 75%. When the luminance differs from 75%, the checking device 200 discriminates abnormality in the connection of the bus line 115 to light an error light 201.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2000-244788  
(P2000-244788A)

(43)公開日 平成12年9月8日(2000.9.8)

(51)Int.Cl.<sup>7</sup>  
H 0 4 N 5/225

識別記号

F I  
H 0 4 N 5/225

データベース\*(参考)  
F 5 C 0 2 2

審査請求 未請求 請求項の数9 O L (全 8 頁)

(21)出願番号 特願平11-42907

(22)出願日 平成11年2月22日(1999.2.22)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 森 くる美

東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

(74)代理人 100090538

弁理士 西山 恵三 (外2名)

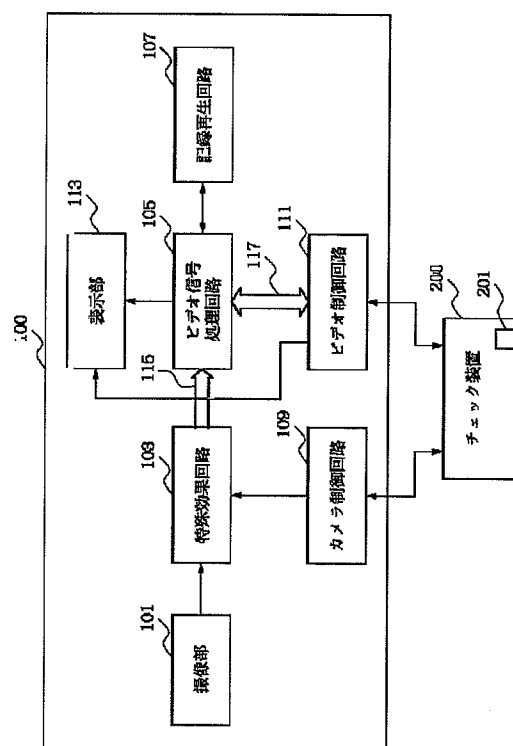
Fターム(参考) 5C022 AB00 AC18 AC69 AC79

(54)【発明の名称】 画像処理装置

(57)【要約】

【課題】 接続チェック工程の時間を短くし、更に、信頼性を向上させる処にある。

【解決手段】 画像処理装置は、所定の画像データを発生する発生回路と、前記発生回路より発生された画像データを接続ラインを介して入力する処理回路と、処理回路より出力された前記画像データを所定値と比較する比較手段と、前記比較手段の比較結果に基づいて前記接続ラインの接続状況を判別する判別手段とを備えて構成されている。



【特許請求の範囲】

【請求項1】 所定の画像データを発生する発生回路と、  
前記発生回路より発生された画像データを接続ラインを介して入力する処理回路と、  
処理回路より出力された前記画像データを所定値と比較する比較手段と、  
前記比較手段の比較結果に基づいて前記接続ラインの接続状況を判別する判別手段とを備える画像処理装置。

【請求項2】 前記画像データは複数ビットのデジタルデータであり、前記接続ラインは前記デジタルデータの各ビットに対応した複数の伝送ラインを有することを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記判別手段は前記複数の伝送ライン毎の接続状態を判別することを特徴とする請求項2記載の画像処理装置。

【請求項4】 前記判別手段の判別結果に応じて所定の表示を行う表示部を備え、前記表示部は前記複数の伝送ライン毎に表示を行うことを特徴とする請求項3記載の画像処理装置。

【請求項5】 前記発生手段は異なる画像を示す複数の画像データを発生することを特徴とする請求項1記載の画像処理装置。

【請求項6】 前記画像データは複数ビットのデジタルデータであり、前記接続ラインは前記デジタルデータの各ビットに対応した複数の伝送ラインを有し、前記判別手段は前記複数の画像データを用いて前記複数の伝送ライン毎の接続状態を判別することを特徴とする請求項5記載の画像処理装置。

【請求項7】 前記発生回路は、撮像部と、前記所定の画像データを発生する信号発生部と、前記撮像部からの画像データと前記信号発生部からの所定の画像データとを合成する合成部とを有することを特徴とする請求項1記載の画像処理装置。

【請求項8】 前記発生回路は、前記撮像部からの画像データと前記信号発生部からの所定の画像データとを前記合成部により所定の割合で合成することを特徴とする請求項7記載の画像処理装置。

【請求項9】 前記判別手段の判別結果に応じて所定の表示を行う表示手段を備えたことを特徴とする請求項1記載の画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は画像処理装置に関し、特に、複数の回路間のデータ転送の確認処理に関するものである。

【0002】

【従来の技術】近年、回路の集積化技術の向上により、小型でありながら大量のデータを処理可能な装置が実現されている。

【0003】この種の装置として、画像データや音声データをデジタルデータとして記録再生するビデオカメラ一体型VTRが知られている。デジタルVTRにおいては、動画データ扱うため、装置を構成する回路間において、特に大量のデータの通信が行われる。

【0004】デジタルVTRにおいては、回路間を多数の伝送ラインからなるバスラインで接続し、画像データの転送を行うため、生産過程におけるこのバスラインの接続チェックは大変重要である。

【0005】図6は従来のバスライン接続チェックを行う場合の回路の様子を示した。

【0006】図6において、609a～609h及び、611a～611hはそれぞれバスライン607に接続されたチェックパッドであり、IC基板の作成時にそれぞれ接続先のIC601、603の近傍に設けられる。そして、これら複数のチェックパッドのうち、対応するライン607a～hのチェックパッドの導通をチェック605によって確認することで、各ラインが途中で切断されることなくICに確実に接続されていることが分かる。

【0007】生産時のチェック工程ではこのチェックパッドの検査を行い、検査をパスしたものに関して、更に撮像や記録再生等の動作チェックを行う。この動作チェックにパスしなかった製品については、バスラインとICとが正確にハンダ接続されているか目視でチェックを行う必要がある。

【0008】

【発明が解決しようとする課題】最近のデジタルVTRにおいては、バスラインが多用され、チェック工程が飛躍的に増大しており、更に、従来目視で行っていたバスラインとIC間の接続チェックも、図7に示す様に、ICがQFP型からCPS型に移行した場合、不可能となる。このCPS型のICは従来のQPF型に比べて省スペース化が可能であり、今後はCPS型への移行が更に進むと考えられる。

【0009】また、QPF型のICの大きさも急激に小型化しており、現在では、ピンの間隔が0.4mm以下のものも存在する。このように小型化したICとライン間のハンダ接続の目視による確認は非常に困難であり、信頼性も低くなっている。

【0010】また、チェックパッドの増大は基板面積を増大させることになり、装置の小型化の点から好ましくない。

【0011】このように、バスラインの多用による接続チェック工程の増大、ICとライン間のはんだ接続の確認の難しさ、更にはチェックパッド数の減少の必要など、従来のバスラインチェックの方法では生産速度を工場することができず、また、装置の高い信頼性を保持することは難しくなっている。

【0012】本発明は前述の如き問題点を解決すること

を目的とする。

【0013】本発明の他の目的は、接続チェック工程の時間を短くし、更に、信頼性を向上させる処にある。

【0014】

【課題を解決するための手段】このような目的下において、本発明においては、所定の画像データを発生する発生回路と、前記発生回路より発生された画像データを接続ラインを介して入力する処理回路と、処理回路より出力された前記画像データを所定値と比較する比較手段と、前記比較手段の比較結果に基づいて前記接続ラインの接続状況を判別する判別手段とを備える構成とした。

【0015】

【発明の実施の形態】以下、図面を用いて本発明の実施形態について詳細に説明する。

【0016】以下に説明する実施形態においては、本発明をカメラ一体型デジタルVTRに対して適用した場合について説明する。

【0017】図1は本発明が適用されるカメラ一体型デジタルVTRの構成を示すブロック図である。

【0018】まず、通常の記録時の動作について説明する。図において、撮像部101により得られた画像信号はデジタル画像データに変換され、特殊効果回路103に出力される。特殊効果回路103はカメラ制御回路109により制御され、撮像部からの画像データに対してノイズ抑圧処理及び、ワイプ、フェード等の特殊効果処理を施してバスライン115を介してビデオ信号処理回路105に出力する。

【0019】ビデオ信号処理回路105は内部に複数フレーム分の画像データを記憶可能なメモリを有し、特殊効果回路103からの画像データをメモリに記憶すると共に、この画像データに対して周知の圧縮・符号化処理を施して記録再生回路107に出力する。なお、特殊効果回路103及びビデオ信号処理回路105は、図7に示した如きICにより構成されるものである。

【0020】記録再生回路107はビデオ信号処理回路105からの画像データに対して誤り訂正符号化、デジタル変調等の処理を施し、不図示の磁気テープに記録する。

【0021】次に、再生時の動作について説明する。記録再生回路107は前述のように磁気テープに記録された画像データを再生し、復調処理、誤り訂正復号処理等を施してビデオ信号処理回路105に出力する。ビデオ信号処理回路105は記録再生回路107からの再生画像データに対して記録時に施された圧縮・符号化処理に対応する伸長・復号化処理を施し、表示部113に出力する。表示部113はビデオ制御回路111により制御され、記録時においては特殊効果回路103よりビデオ信号処理回路105に出力された画像データに係る画像を表示し、再生時においてはビデオ信号処理回路105から出力される再生画像データに係る画像を表示する。

また、後述のチェックモードにおいては特殊効果回路103からの画像データに係る画像を表示する。

【0022】次に、バスライン115の接続チェックを行うチェックモード時の動作について説明する。

【0023】チェックモードにおいては、VTR100に対して外部のチェック装置200を接続し、このチェック装置200を用いてバスライン115の接続チェックを行う。チェック装置200はダビング時等に外部よりVTR100を制御するための不図示の制御端子を介してカメラ制御回路109及びビデオ制御回路111と接続される。

【0024】以下、チェックモードにおけるチェック装置200による処理について図2のフローチャートを用いて説明する。なお、このチェックモードにおいては、画像データの記録は行わない。

【0025】チェック装置200は、まず、カメラ制御回路109に対してホワイトフェードアウト処理を行うよう制御信号を出力する（ステップS201）。カメラ制御回路109はこの命令を受け、特殊効果回路103に対してホワイトフェードアウトを行うよう制御信号を出力する。ここで、特殊効果回路103について説明する。

【0026】図3は特殊効果回路103の要部の構成を示す図である。

【0027】図において、信号発生回路301はカメラ制御回路109により制御され、各特殊効果モードに応じた画像データを発生して合成回路303に出力する。合成回路303はカメラ制御回路109により制御され、撮像部101からの画像データと信号発生回路301からの画像データを以下の式に従う割合で合成して出力する。

【0028】 $aK + b(K - 1)$

ここで、 $a$ は撮像部101からの画像データ、 $b$ は信号発生回路301からの画像データ、 $K$ は合成回路303における乗算器の係数である。カメラ制御回路103はこの $K$ の値を変更することで、ワイプ、フェードの処理を行うことができる。

【0029】そして、ホワイトフェード時においては、カメラ制御回路301は信号発生回路301に対して白の画像データ（輝度データ $Y$ と色差データ $C_r, C_b$ ）を出力するよう制御信号を出力すると共に、合成回路303に対して撮像部101からの画像データから信号発生回路301より得られた白の画像データに徐々に変換するよう係数 $K$ の値を制御する。なお、このとき、信号発生回路301からは輝度75%の白が出力されている。

【0030】合成回路303から出力された画像データはバスライン115を介してビデオ信号処理回路105内のメモリに書き込まれる。なお、本形態では、特殊効果回路103からビデオ信号処理回路105に対して出

力される画像データは1サンプル13ビットのデータであり、また、バスライン115は13ビットのバスである。従って、13ビットの白データは1700hのとして出力される。

【0031】さて、チェック装置200はカメラ制御回路109により白フェードが終了し、ビデオ信号処理回路105内のメモリからビデオ制御回路111への画像データの読み取り許可信号が入力されたか否かを検出（ステップS202）する。そして、白フェードが終了したことを検出すると、ビデオ制御回路111に対してビデオ信号処理回路105内のメモリに記憶された白データをバス117を介して読み出すよう制御信号を出力する（ステップS203）。ビデオ制御回路111はビデオ信号105からバス117を介して読み出した画像データの値を白データに対応する所定値1700hと比較し、異なっていた場合にその旨を示すエラー信号をチェック装置200に出力する（ステップS204）。

【0032】チェック装置200はビデオ制御回路111よりエラー信号が入力されたか否かを検出し（ステップS205）、エラー信号が入力されていた場合、特殊効果回路103とビデオ信号処理回路105の間のバスライン115が正常に接続されていない可能性があるため、エラーライト201を点灯させ、その旨をユーザに知らせる（ステップS206）。

【0033】このように、本形態によれば、特殊効果回路103からバスライン115を介してビデオ信号処理回路105に出力された白データの値を所定値と比較し、この比較結果に基づいてバスライン115の接続状態を検出しているため、図5のようにチェックパッドを設けることなく容易にバスラインの接続状態を検出することができる。

【0034】また、このとき、従来からカメラ一体型VTRに設けられている構成である特殊効果回路の白フェード機能を使っているため、バスラインの接続チェック用に新たな構成を設ける必要がなく、装置を大型化することがない。

【0035】前述の実施形態では、白データのみを使ってバスラインの接続状態をチェックしていた。そのため、バスライン1本ずつのチェックを行うことは難しい。そこで、白データだけでなく、各ラインのチェック用に複数の画像データを用いてバスラインの接続をチェックするようにした実施形態について説明する。

【0036】図4は本形態におけるデジタルVTRの構成を示す図であり、図1と同様の構成については同一番号を付してある。

【0037】図4においても、通常の記録再生動作は図1の装置と同様であるため、その説明を省略する。

【0038】以下、バスラインの接続状態のチェックモードについて説明する。

【0039】図5は本形態のチェックモードにおけるチ

ェック装置200の動作を説明するフローチャートである。

【0040】まず、ステップS501においてバスラインチェックの回数を示す変数numを0にセットし、カメラ制御回路109に対し、ある色Aの画像データを出力するよう制御信号を出力する（ステップS502）。このAの色は、0000hに対応した色である。カメラ制御回路109は前述の白フェードの時と同様に特殊効果回路103の信号発生回路301及び合成回路303を制御して、0000hの画像データへのフェード処理を行わせ、その出力画像データをバスライン115を介してビデオ信号処理回路105のメモリに出力する。

【0041】チェック装置200はカメラ制御回路109により画像データ0000hのフェードが終了し、ビデオ信号処理回路105内のメモリからビデオ制御回路111への画像データの読み取り許可信号が入力されたか否かを検出する（ステップS503）。そして、フェードが終了したことを検出すると、ビデオ制御回路111に対してビデオ信号処理回路105内のメモリに記憶された0000hの画像データをバス117を介して読み出すよう制御信号を出力する（ステップS504）。ビデオ制御回路111はビデオ信号105からバス117を介して読み出した画像データの値を各サンプル毎にAの色に対応する所定値0000hと比較し、異なっていた場合にその旨を示すエラー信号をチェック装置200に出力する（ステップS505、506）。

【0042】ここで、比較結果がエラーであった場合、現在の画像データが0000hか否かを検出し（ステップS507）、0000hであった場合には、13本の各バスラインに対応して設けられたエラーライト202のうち、エラーを生じたビットのビット数に対応した数のエラーライト202を点灯させる（ステップS508、509）。

【0043】また、ステップS606で比較結果がエラーでなかった場合、現在の画像データが0000hか否かを検出し（ステップS511）、0000hの画像データであった場合にはカメラ制御回路109に対してある色B、即ち2<sup>nd</sup> numで表わされる画像データ、ここでは0001hの画像データを出力するよう制御信号を出力する。

【0044】カメラ制御回路109はこの2番目の画像データを出力する旨の制御信号に従い、前述の0000hの画像データのときと同様、0001hの画像データを出力し、フェード処理を行ってビデオ信号処理回路105内のメモリに出力する。

【0045】以下、カメラ制御回路109より読み取り許可信号が入力された後、ビデオ制御回路111に対してビデオ信号処理回路105からの画像データの読み取りを開始する旨の制御信号を出力すると共に、受け取った画像データの1ビット目（最下位ビット）をであるか

否かを比較する旨の制御信号を出力し、その比較結果を受け取る。

【0046】ステップS506において比較結果がエラーであるか否かを検出し、エラーであった場合には、今回の画像データは0000hではないので、ステップS510においてnum+1番目のエラーライト202、ここでは最下位ビットに対応したエラーライトを点灯させる。

【0047】また、比較の結果、エラーではなかった場合、現在の画像データは0000hではないのでステップS512に進み、変数numを1加算し、numが12を越えるまで、特殊効果回路103から出力する（信号発生回路301から出力する）画像データを変更しながら同様の処理を行う。

【0048】即ち、numが12を越えるまで、同様に、0002h、0004h、0008h、0010h、0020h、0040h、0080h、0100h、0200h、0400h、0800h、及び1000hの画像データについて同様の処理を行う。

【0049】このように、本形態では、複数ビットのバスラインの接続チェックを行う際、各ビットに対応した画像データを発生してバスラインを介して伝送し、この画像データを所定値と比較することで、各ライン毎の接続状態のチェックを容易に行うことができる。

【0050】なお、前述の実施形態では、本発明をカメラ一体型デジタルVTRに対して適用した場合について説明したが、これ以外にも、画像データを扱う回路間の接続ラインの接続状態を検出するものに対して適用可能である。

【0051】

【発明の効果】以上説明したように、本発明によれば、容易に回路間の接続ラインの接続状態を判別することが可能になる。

【図面の簡単な説明】

【図1】本発明が適用されるVTRの構成を示す図である。

【図2】図1の装置の動作を説明するためのフローチャートである。

【図3】図1の装置の特殊効果回路の要部構成を示す図である。

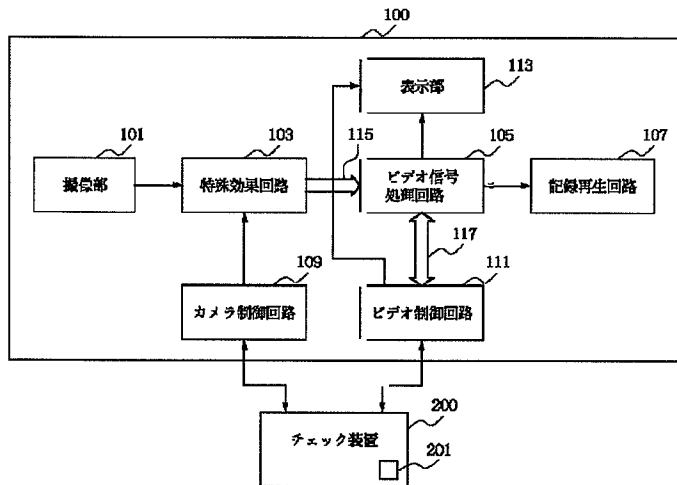
【図4】本発明が適用されるVTRの他の構成を示す図である。

【図5】図4の装置の動作を説明するためのフローチャートである。

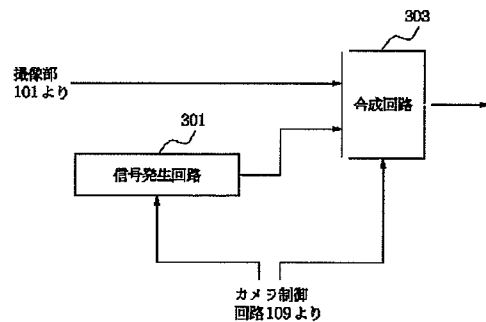
【図6】従来のバスラインの接続チェックの構成を示す図である。

【図7】ICの種類を示す図である。

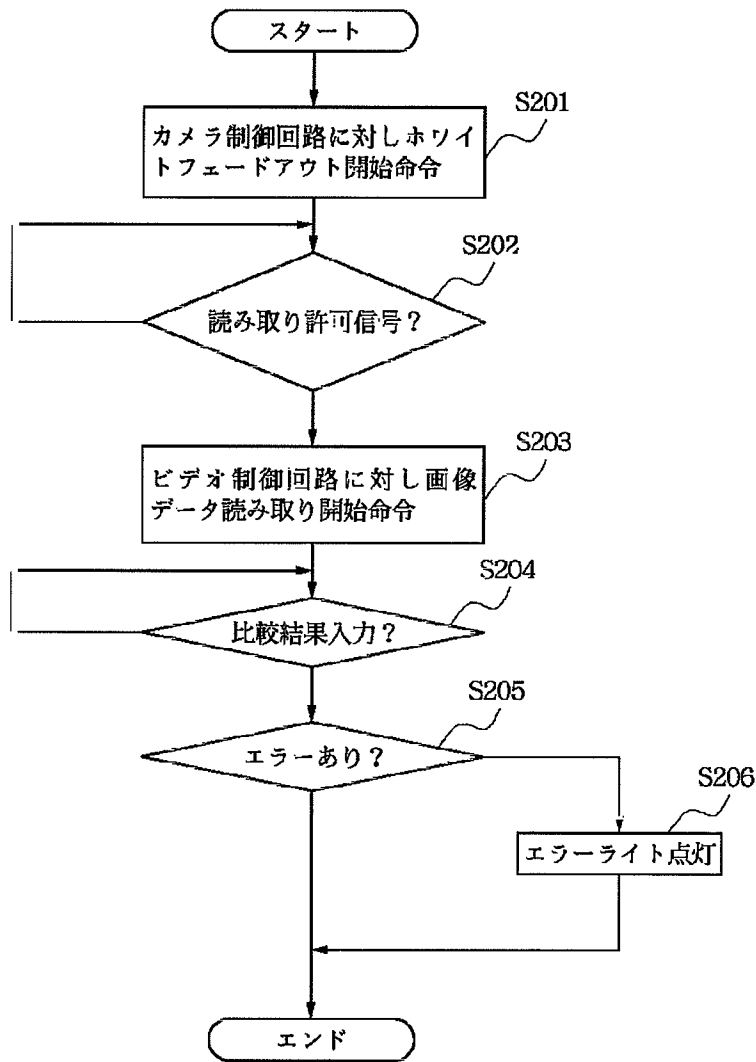
【図1】



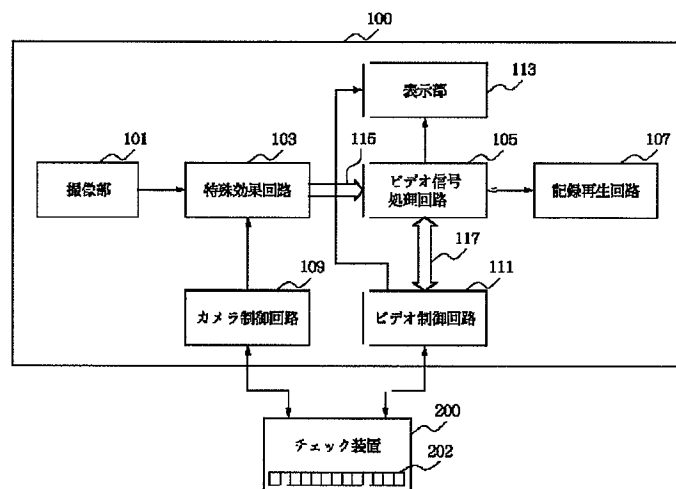
【図3】



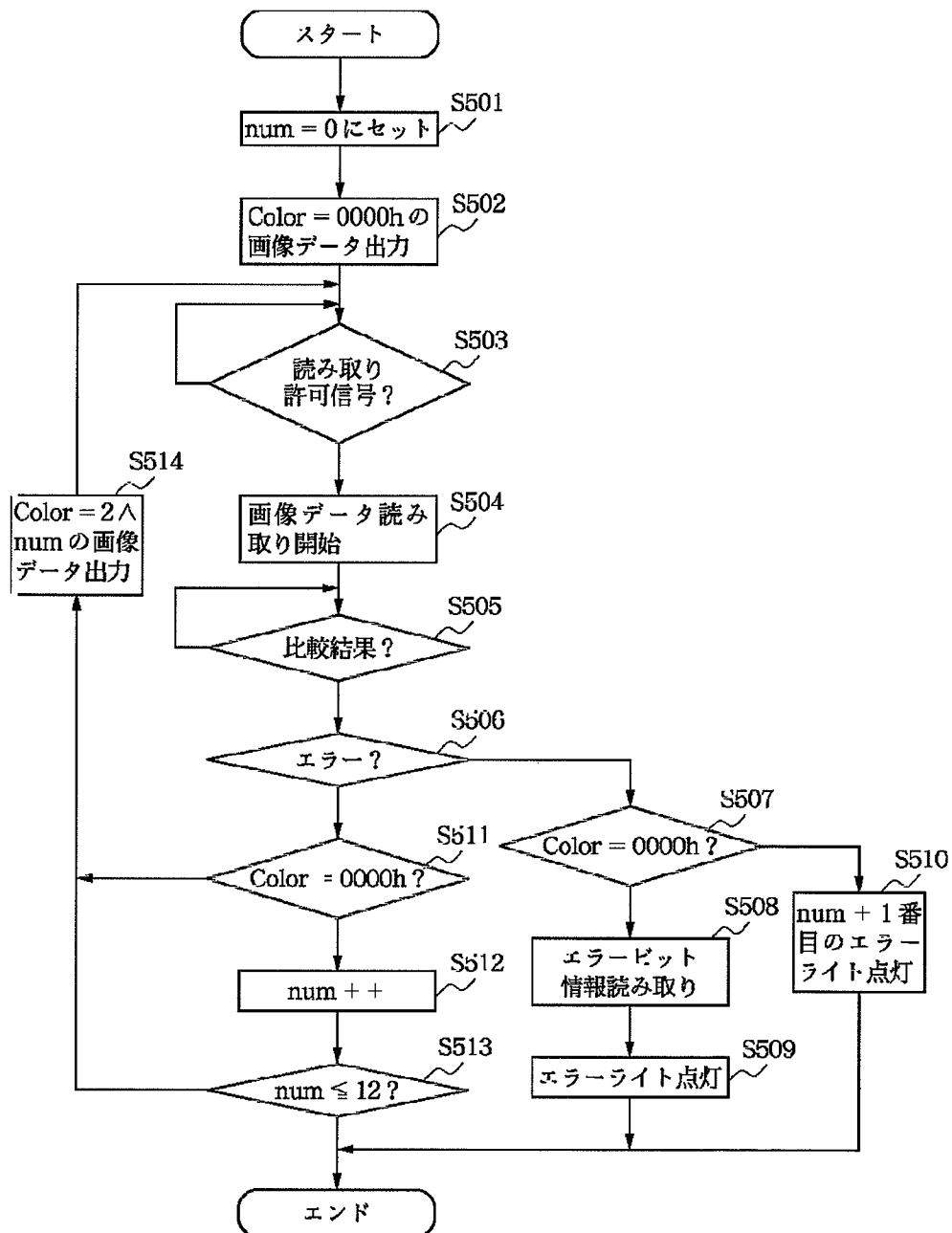
【図2】



【図4】

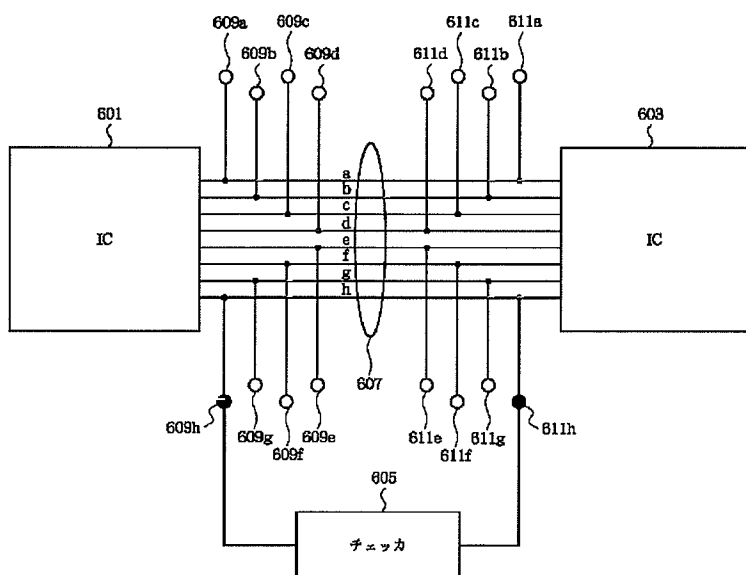


【図5】





【図6】



【図7】

